

ВИКИПЕДИЯ

Расширения архитектуры x86

Материал из Википедии — свободной энциклопедии

Расширения архитектуры x86 (x86 extended features) — инженерные решения, разрабатываемые различными производителями микропроцессоров архитектуры x86 для собственных процессоров, которые, зачастую, присутствуют в одних моделях и отсутствуют в других. Разработчики программного обеспечения, прежде чем использовать их в собственных программах, должны выполнить специальную команду CPUID, которая сообщает о наличии тех или иных расширений. Если расширение не поддерживается, программа должна либо завершить работу, либо использовать другие алгоритмы, не использующие расширений.

Иногда расширения становятся часто используемыми в популярных программах, тогда их начинают включать в свои процессоры практически все производители.

Наиболее известные из расширений MMX, SSE, 3DNow!, Hyper-threading. В основном, новые расширения разрабатываются фирмой Intel и затем подхватываются другими производителями. Но иногда бывает так, что сама Intel включает в свои процессоры расширения, созданные иными фирмами. К примеру, так было с архитектурой x86-64, впервые разработанной компанией AMD, а уже впоследствии реализованная Intel как Intel64/EM64T.

Содержание

Стандартный набор расширений («от Intel»)

Дополнительный набор расширений («от AMD»)

Примечания

Ссылки

Стандартный набор расширений («от Intel»)

- CPUID, EAX=00000001H

Расширение	Флаг CPUID	Описание
<u>FPU</u>	EDX[0]	Встроенное устройство с плавающей точкой
<u>VME</u>	EDX[1]	Расширение режима V86
<u>DE</u>	EDX[2]	Улучшенные средства отладки
<u>PSE</u>	EDX[3]	Большие страницы (4MiB/2MiB)
<u>TSC</u>	EDX[4]	Встроенный счетчик времени (машинных тактов)
<u>MSR</u>	EDX[5]	<u>Моделезависимые регистры</u>
<u>PAE</u>	EDX[6]	Расширение физического адреса
<u>MCE</u>	EDX[7]	Генерация <u>исключения</u> машинного контроля
<u>CX8</u>	EDX[8]	Поддерживается инструкция CMPXCHG8B
<u>APIC</u>	EDX[9]	Встроенный <u>локальный контроллер прерываний</u>
<u>SEP</u>	EDX[11]	Поддерживаются инструкции SYSENTER и SYSEXIT
<u>MTRR</u>	EDX[12]	Имеется возможность задавать тип <u>кэша</u> для определённых областей памяти в специальных регистрах
<u>PGE</u>	EDX[13]	Поддерживается флаг глобальных страниц (не сбрасываемых в <u>TLB</u> при переключении контекстов)
<u>MCA</u>	EDX[14]	Поддерживаются средства машинного контроля
<u>CMOV</u>	EDX[15]	Поддерживаются инструкции условной пересылки данных
<u>PAT</u>	EDX[16]	Поддерживаются расширенные атрибуты кэширования для отдельных страниц
<u>PSE36</u>	EDX[17]	Большие страницы (4MiB) по физическим адресам выше 4GiB
<u>PSN</u>	EDX[18]	Имеется возможность чтения серийного номера процессора
<u>CLFL</u>	EDX[19]	Поддерживается инструкция CLFLUSH
<u>DTES</u>	EDX[21]	Debug Trace and EMON Store MSRs
<u>ACPI</u>	EDX[22]	Имеются средства измерения температуры процессорного ядра
<u>MMX</u>	EDX[23]	Поддерживается набор инструкций технологии Intel MMX
<u>FXSR</u>	EDX[24]	Есть возможность сохранять/восстанавливать расширенный контекст
<u>SSE</u>	EDX[25]	Поддерживается набор инструкций технологии SSE
<u>SSE2</u>	EDX[26]	Поддерживается набор инструкций технологии SSE2

<u>SS</u>	EDX[27]	Self-snoop
<u>HTT</u>	EDX[28]	Поддерживается технология <u>HyperThreading</u> .
<u>TM1</u>	EDX[29]	Поддерживаются расширенные средства контроля температуры с генерацией прерывания
<u>IA-64</u>	EDX[30]	Программа запущена в режиме эмуляции на процессоре Itanium
<u>PBE</u>	EDX[31]	Pending break event
<u>SSE3</u>	ECX[0]	Поддерживается набор инструкций технологии SSE3
<u>PCLMUL</u>	ECX[1]	Поддерживается инструкция PCLMUL
<u>DTES64</u>	ECX[2]	64-bit Debug Trace and EMON Store MSRs
<u>MON</u>	ECX[3]	Поддерживаются инструкции MONITOR/MWAIT
<u>DSCPL</u>	ECX[4]	CPL-qualified Debug Store
<u>VMX</u>	ECX[5]	Поддерживается технология виртуализации Intel VT (Vanderpool)
<u>SMX</u>	ECX[6]	Поддерживается технология управления доверием Intel TXT (LaGrande)
<u>EST</u>	ECX[7]	Поддерживается Enhanced SpeedStep Technology
<u>TM2</u>	EDX[8]	Поддерживаются расширенные средства контроля температуры с генерацией прерывания и регистр THERM2_CONTROL
<u>SSSE3</u>	ECX[9]	Поддерживается набор инструкций технологии SSSE3
<u>CID</u>	ECX[10]	context ID: the L1 data cache can be set to adaptive or shared mode
<u>FMA</u>	ECX[12]	Поддерживается набор инструкций FMA
<u>CX16</u>	ECX[13]	Поддерживается инструкция CMPXCHG16B
<u>ETPRD</u>	ECX[14]	MISC_ENABLE.ETPRD
<u>PDCM</u>	ECX[15]	Performance Debug Capability MSR
<u>DCA</u>	ECX[18]	Direct Cache Access (that is, the ability to prefetch data from MMIO)
<u>SSE4.1</u>	ECX[19]	Поддерживается набор инструкций технологии SSE4.1
<u>SSE4.2</u>	ECX[20]	Поддерживается набор инструкций технологии SSE4.2
<u>x2APIC</u>	ECX[21]	Расширение локального <u>APIC</u> , 32-битный ID, регистры APIC доступны как <u>MSR</u>
<u>MOVBE</u>	ECX[22]	Поддерживается инструкция MOVBE
<u>POPCNT</u>	ECX[23]	Поддерживается инструкция POPCNT

<u>AES</u>	ECX[25]	Поддерживается <u>аппаратное ускорение</u> для алгоритма шифрования <u>AES</u>
<u>XSAVE</u>	ECX[26]	Расширенная поддержка полного или частичного сохранения/восстановления расширенных контекстов
<u>OSXSAVE</u>	ECX[27]	Флаг, указывающий приложению, что операционная система способна сохранять/восстанавливать расширенные контексты (регистры XMM и т.п)
<u>AVX</u>	ECX[28]	Поддерживается набор векторных инструкций AVX и кодирование с помощью префикса VEX

Дополнительный набор расширений («от AMD»)

- CPUID, EAX=80000001H

Расширение	Флаг <u>CPUID</u> ^[1]	Описание
<u>SYSCALL</u>	EDX[11]	Поддерживаются инструкции SYSCALL и SYSRET
<u>FCMOV</u>	EDX[16]	Поддерживаются инструкции условной пересылки данных с плавающей точкой (FPU) ^[2] .
<u>MP</u>	EDX[19]	Поддерживаются многопроцессорные конфигурации
<u>NX</u>	EDX[20]	Поддерживается атрибут страницы, запрещающий исполнение программного кода.
<u>MMX+</u>	EDX[22]	Поддерживаются расширения технологии MMX от AMD
<u>MMX+</u> ^[3]	EDX[24]	Поддерживаются расширения технологии MMX от Cyrix ^[4] .
<u>FFXSR</u>	EDX[25]	Поддерживается быстрое сохранение/восстановление расширенных контекстов
<u>PG1G</u>	EDX[26]	Гигантские страницы (1GiB)
<u>TSCP</u>	EDX[27]	Улучшенная поддержка встроенного счетчика времени
<u>LM</u>	EDX[29]	<u>Длинный режим</u>
<u>3DNOW+</u>	EDX[30]	Поддерживается расширение набора инструкций технологии 3DNow!
<u>3DNow</u>	EDX[31]	Поддерживается набор инструкций технологии 3DNow!
<u>AHF64</u>	ECX[0]	Инструкции LAHF/SAHF доступны из 64-битного режима
<u>CMP</u>	ECX[1]	HTT=1 indicates HTT (0) or CMP (1)
<u>SVM</u>	ECX[2]	Поддерживается технология виртуализации AMD-V (Pacifica)
<u>EAS</u>	ECX[3]	Поддерживается расширение APIC (APIC_VER.EAS, EXT_APIC_FEAT, и т.д.)
<u>CR8D</u>	ECX[4]	Регистр CR8 доступен из наследственного режима
<u>LZCNT</u>	ECX[5]	Поддерживается инструкция LZCNT
<u>SSE4A</u>	ECX[6]	Поддерживается набор инструкций технологии SSE4A
<u>MSSE</u>	ECX[7]	Допустимо отсутствие выравнивания в SSE
<u>3DNow!</u>	ECX[8]	Поддерживается инструкция PREFETCH/PREFETCHHW
<u>OSVW</u>	ECX[9]	OS-visible workaround
<u>IBS</u>	ECX[10]	instruction based sampling
<u>SKINIT</u>	ECX[12]	Поддерживается технология управления доверием в AMD-V
<u>WDT</u>	ECX[13]	Поддерживается встроенный сторожевой таймер

SHA		Поддерживается аппаратное ускорение для алгоритма шифрования SHA
-----	--	--

Примечания

1. Некоторые флаги аналогичны флагам расширений из стандартного набора, они здесь не упомянуты.
2. На процессорах K7 флаг свидетельствует о наличии расширения PAT из стандартного набора
3. От Cyrix
4. На не-Cyrix процессорах флаг свидетельствует о наличии расширения FXSR из стандартного набора

Ссылки

- <http://asm.inightmare.org/opcodelst/index.php?op=CPUID>

Источник — https://ru.wikipedia.org/w/index.php?title=Расширения_архитектуры_x86&oldid=132920957

Эта страница в последний раз была отредактирована 13 сентября 2023 в 18:31.

Текст доступен по лицензии Creative Commons «С указанием авторства — С сохранением условий» (CC BY-SA); в отдельных случаях могут действовать дополнительные условия.

Wikipedia® — зарегистрированный товарный знак некоммерческой организации «Фонд Викимедиа» (Wikimedia Foundation, Inc.)