

ВИКИПЕДИЯ

Многоядерный процессор

Материал из Википедии — свободной энциклопедии

Многоя́дерный проце́ссор — центральный процессор, содержащий два и более вычислительных ядра на одном процессорном кристалле или в одном корпусе.

Содержание

Терминология

Архитектура многоядерных систем

Производительность

Наращивание количества ядер

История массовых многоядерных процессоров

POWER

SPARC

x86

История экспериментальных многоядерных процессоров

Многоядерные контроллеры

См. также

Примечания

Литература

Ссылки

Терминология

В английском языке существует два часто употребляемых термина для процессоров, имеющих несколько ядер: *multi-core* и *many-core*.

Термин *мультиядерный* (англ. *multi-core*^[1]) обычно применяется к центральным процессорам, содержащим два и более ядра общего назначения, однако иногда используется и для цифровых сигнальных процессоров (DSP) и однокристальных систем (SoC, СнК). Под многоядерностью процессора понимают, что несколько ядер являются интегрированными на одну интегральную схему (изготовлены на одном кремниевом кристалле). Если же в один корпус были объединены несколько полупроводниковых кристаллов, то конструкцию называют *многочиповый модуль* (англ. *multi-chip module*, MCM).

Термином *многопроцессорный* обозначают компьютеры, имеющие несколько физически отдельных процессоров (например, серверные материнские платы часто имеют 2 или 4 сокета для подключения нескольких чипов), но управляемые одним экземпляром операционной системы (ОС).

Понятие *многоядерный*^[1] (англ. *many-core*^[2] или англ. *massively multi-core*) может использоваться для описания многоядерных систем, имеющих большое количество ядер, от десятков до сотен или более. Например, именно название «многоядерный» («many-core») использовалось Intel для вычислителей Intel MIC^[3].

Мультипроцессор на кристалле (single-chip multiprocessor, on-chip multiprocessor, chip multiprocessing, CMP) — так ранние исследователи называли свои проекты размещения нескольких процессоров на одной подложке^{[4][5][6]}.

Архитектура многоядерных систем

Архитектура многоядерных процессоров во многом повторяет архитектуру симметричных мультипроцессоров (SMP-машин) только в меньших масштабах и со своими особенностями.

Первые многоядерные процессоры (*first generation CMP*) представляли собой самые простые схемы: два процессорных ядра, размещенные на одном кристалле без разделения каких-либо ресурсов, кроме шины памяти (например, Sun UltraSPARC IV и Intel Pentium D). «Настоящим многоядерным» (*second generation CMP*) процессор считается, когда его вычислительные ядра совместно используют кэш третьего или второго уровня: например, Sun UltraSPARC IV+, Intel Core Duo и все современные многоядерные процессоры.

В многоядерных процессорах тактовая частота, как правило, намеренно снижена. Это позволяет уменьшить энергопотребление процессора без потери производительности: энергопотребление растёт как куб от роста частоты процессора. Удвоив количество ядер процессора и снизив вдвое их тактовую частоту, можно получить практически ту же производительность, при этом энергопотребление такого процессора снизится в 4 раза.

В некоторых процессорах тактовая частота каждого ядра может меняться в зависимости от его индивидуальной нагрузки. Ядро является полноценным микропроцессором, использующим все достижения микропроцессорной техники: конвейеры, внеочередное исполнение кода, многоуровневый кэш, поддержка векторных команд.

Суперскалярность в ядре присутствует не всегда, если, например, производитель процессора стремится максимально упростить ядро.

Каждое ядро может использовать технологию временной многопоточности или, если оно суперскалярное, технологию SMT для одновременного исполнения нескольких потоков, создавая иллюзию нескольких «логических процессоров» на основе каждого ядра. На процессорах компании Intel эта технология носит название Hyper-threading и удваивает число логических процессоров по сравнению с физическими. На процессорах Sun UltraSPARC T2 (2007 г.) такое увеличение может достигать 8 потоков на ядро.

Многоядерные процессоры можно подразделить по наличию поддержки когерентности (общей) кэш-памяти между ядрами. Бывают процессоры с такой поддержкой и без неё. Способ связи между ядрами:

- разделяемая шина;
- сеть (Mesh) на каналах точка-точка;
- сеть с коммутатором;
- общая кэш-память.

Кэш-память: Во всех существующих на сегодня многоядерных процессорах кэш-памятью 1-го уровня обладает каждое ядро в отдельности, а кэш-память 2-го уровня существует в нескольких вариантах:

- **разделяемая** — расположена на одном кристалле с ядрами и доступна каждому из них в полном объёме. Используется в процессорах семейств Intel Core;
- **индивидуальная** — отдельные кэши равного объёма, интегрированные в каждое из ядер. Обмен данными из кэшей 2-го уровня между ядрами осуществляется через контроллер памяти — интегрированный (Athlon 64 X2, Turion X2, Phenom) или внешний (использовался в Pentium D, в дальнейшем Intel отказалась от такого подхода).

Многоядерные процессоры также имеют гомогенную или гетерогенную архитектуру:

- **гомогенная архитектура** — все ядра процессора одинаковы и выполняют одни и те же задачи. Типичные примеры: Intel Core Duo, Sun SPARC T3, AMD Opteron;
- **гетерогенная архитектура** — ядра процессора выполняют разные задачи. Типичный пример: процессор Cell альянса IBM, Sony и Toshiba, у которого из девяти ядер одно является ядром процессора общего назначения PowerPC, а восемь остальных —

специализированными процессорами, оптимизированными для векторных операций, которые используются в игровой приставке Sony PlayStation 3.

Производительность

В приложениях, оптимизированных под многопоточность, наблюдается прирост производительности на многоядерном процессоре. Однако если приложение не оптимизировано, то оно не будет получать практически никакой выгоды от дополнительных ядер, а может даже выполняться медленнее, чем на процессоре с меньшим количеством ядер, но большей тактовой частотой. Это в основном приложения, разработанные до появления многоядерных процессоров, либо приложения, в принципе не использующие многопоточность.

Большинство операционных систем позволяют выполнять несколько приложений одновременно. При этом достигается выигрыш в производительности, даже если приложения однопоточные.

Наращивание количества ядер

На сегодня многими производителями процессоров, в частности Intel, AMD, IBM, ARM, дальнейшее увеличение числа ядер процессоров признано как одно из приоритетных направлений увеличения производительности.

История массовых многоядерных процессоров

POWER

Первым процессором, предназначенным для массового использования, а не для встроенных систем, стал POWER4 с двумя ядрами PowerPC на одном кристалле, выпущенный компанией IBM в 2001 году.

2-ядерный IBM PowerPC-970MP (G5) был представлен в 2005 году. Этим процессором оснащались последние Power Mac G5.

SPARC

В марте 2004 года компания Sun Microsystems представила первый 2-ядерный процессор архитектуры SPARC: UltraSPARC IV — SMP первого поколения. Процессором второго поколения SMP стал UltraSPARC IV+ (середина 2005 года), где два ядра процессора совместно использовали off-chip кэш 3-го уровня и on-chip кэш 2-го уровня.

Компания Fujitsu в своей линейке SPARC64 представила 2-ядерный процессор SPARC64 VI только в 2007 году.

x86

В апреле 2005 года AMD выпустила 2-ядерный процессор Opteron архитектуры AMD64, предназначенный для серверов.

В мае 2005 года Intel выпустила процессор Pentium D архитектуры x86-64, ставший первым 2-ядерным процессором, предназначенным для персональных компьютеров. Это был «быстрый» ответ компании Intel на вызов компании AMD. По сути Pentium D, созданный на основе ведущей у Intel архитектуры NetBurst, состоял из двух отдельных процессоров, помещённых на одну подложку, без каких-либо общих элементов. Так как компания Intel отказалась от архитектуры NetBurst в конце 2005 года, развитие Pentium D не получил. Настоящий многоядерный процессор Core Duo на более экономичной архитектуре Core был выпущен компанией Intel в январе 2006 года.

В марте 2010 года появились первые 12-ядерные серийные процессоры, которыми стали серверные процессоры Opteron 6100 компании AMD (архитектура x86/x86-64).^[7]

В 2011 году компанией AMD освоено производство 8-ядерных процессоров для домашних компьютеров^[8] и 16-ядерных для серверных систем^[9].

В августе 2011 года компанией AMD были выпущены первые 16-ядерные серийные серверные процессоры Opteron серии 6200 (кодовое наименование *Interlagos*). Процессор *Interlagos* объединяет в одном корпусе два 8-ядерных (4-модульных) чипа и является полностью совместимым с существующей платформой AMD Opteron серии 6100 (Socket G34).^[10]

По состоянию на 2016 год Intel выпускает процессоры для серверов Xeon E7 — с количеством ядер от 4 до 24.^{[11][12]} (E5 — до 22 ядер).

В феврале 2020 года компания AMD выпустила в продажу первый 64-ядерный процессор для домашних компьютеров AMD Ryzen Threadripper 3990X^[13].

Сводные данные по истории микропроцессоров и их параметров представлены в обновляющейся английской статье: Хронология микропроцессоров, 2010-е годы. Для получения числа ядер процессора надо умножить поля «Cores per die» и «Dies per module», для получения числа аппаратных потоков — умножить число ядер на число «threads per core». Например, для Xeon E7, Intel: «4, 6, 8, 10» ядер на 1 die на 1-2 аппаратных потоков = максимум 10 ядер и 20 аппаратных потоков, AMD FX «Bulldozer» Interlagos «4-8» на 2 на 1 = максимум 16 ядер и 16 потоков.

История экспериментальных многоядерных процессоров

27 сентября 2006 года на форуме разработчиков «IDF Fall» Intel продемонстрировал экспериментальный 80 ядерный чип с производительностью до 1 TFLOPS. Каждое ядро работало с тактовой частотой 3,16 ГГц, энергопотребление чипа достигало около 100 Вт^[14].

20 августа 2007 года компания Tilerа, анонсировала чип TILE64 с 64 процессорными ядрами и встроенной высокопроизводительной сетью, посредством которой обмен данными между различными ядрами может происходить со скоростью до 32 Тбит/с.^{[15][16]}

26 октября 2009 года Tilerа анонсировала^[17] 100-ядерный процессор широкого назначения серии TILE-Gx (англ.). Каждое процессорное ядро представляет собой отдельный процессор с кэш-памятью 1 и 2 уровней. Ядра, память и системная шина связаны посредством топологии mesh network. Процессоры производятся по 40-нм техпроцессу и работают на тактовой частоте 1,5 ГГц. Выпуск 100-ядерных процессоров назначен на начало 2011 года.

2 декабря 2009 года Intel представила одночиповый «облачный» Single-chip Cloud Computer (SCC) компьютер, представляющий собой 48-ядерный чип. «Облачность» процессора состоит в том, что все 48 ядер общаются между собой как сетевые узлы. SCC — часть проекта, целью которого является создание 100-ядерного процессора^[18].

В июне 2011 года Intel раскрыла детали разрабатываемой архитектуры Many Integrated Core (MIC) — эта технология выросла из проекта Larrabee. Микропроцессоры на основе этой архитектуры получают более 50 микроядер архитектуры x86 и начнут производиться в 2012 году по 22-нм техпроцессу. Эти микропроцессоры не могут быть использованы в качестве центрального процессора, но из нескольких чипов этой архитектуры будут строиться вычислительные ускорители в виде отдельной карты расширения и конкурировать на рынках GPGPU и высокопроизводительных вычислений с решениями типа Nvidia Tesla и AMD FireStream.^[19] По опубликованному в 2012 году описанию архитектуры, возможны чипы с количеством ядер до 60.

В октябре 2011 года компания Adapteva представила 64-ядерные микропроцессоры Eriphany IV, которые показывают производительность до 70 гигафлопс (SP), при этом потребляя менее 1 Вт электроэнергии. Микропроцессоры спроектированы с использованием RISC-архитектуры и, ознакомительные образцы планировалось произвести в 2012 году по 28-нм техпроцессу GlobalFoundries. Данные процессоры не могут быть использованы в качестве центрального процессора, но компания Adapteva предлагает использовать их в качестве сопроцессора для таких сложных задач, как распознавание лиц или жестов пользователя. Компания Adapteva утверждает, что в дальнейшем число ядер данного микропроцессора может быть доведено до 4096. Планируется, что 4096-ядерный процессор в основной версии (700 МГц), по оценкам, позволит получить 5,6 TFLOPS, потребляя всего 80 Ватт.

^{[20][21]}

В январе 2012 года компания ZiiLabs (дочернее предприятие Creative Technology) анонсировала 100-ядерную систему на чипе ZMS-40. Эта система, объединяющая 4-ядерный процессор ARM Cortex-A9 1,5 ГГц (с мультимедийными блоками Neon) и массив из 96 более простых и менее универсальных вычислительных ядер StemCell. Ядра StemCell — это энергоэффективная архитектура SIMD, пиковая

производительность при вычислениях с плавающей запятой (32 бит) — 50 гигафлопс, ядра которой работают скорее как GPU в других системах на чипе, и могут быть использованы для обработки видео, изображений и аудио, для ускорения 3D- и 2D-графики и других мультимедийных задач (поддерживается OpenGL ES 2.0 и OpenCL 1.1)^[22].

В августе 2019 года компания Cerebras Systems представила самый большой в мире многоядерный суперпроцессор Cerebras Wafer Scale Engine; он имеет более 1,2 триллиона транзисторов на 400 000 ядрах и занимает почти всю площадь полупроводниковой пластины диаметром 300 мм.^[23] В 2020 г. они же создали самый большой процессор в истории вычислительной техники; в испытаниях он обошёл по производительности суперкомпьютер из первой сотни общемирового рейтинга^[24].

Многоядерные контроллеры

Существует также тенденция внедрения многоядерных микроконтроллеров в мобильные устройства.

Например:

- seaForth-24^[25] — новая разработка многоядерной MISC-архитектуры Чака Мура: 1 ГГц 24-ядерный асинхронный контроллер.
- Контроллер от Parallax^[26] имеет восемь 32-разрядных процессоров (COG) в одном кристалле P8X32A.
- Kilocore PowerPC-процессор с 1024 8-битными ядрами, работающими на частоте 125 МГц. На данный момент существует 256-ядерный процессор.

См. также

- Ядро микропроцессора
- Многопроцессорность
- Многопоточность
- Hyper-threading
- Tilera
- Intel Larrabee

- MALT

Примечания

1. Кризис параллельного мира (<http://citforum.ru/computer/2009-12/>) Архивная копия (<https://web.archive.org/web/20131004213545/http://citforum.ru/computer/2009-12/>) от 4 октября 2013 на [Wayback Machine](#), Сергей Кузнецов: Обзор декабрьского 2009 г. номера журнала Computer (IEEE Computer Society, V. 42, No 12, декабрь, 2009): «архитектур мультиядерных (multicore) и многоядерных (many-core) процессоров»
2. Programming Many-Core Chips. By András Vajda (https://books.google.ru/books?id=pSxa_anfiG0C&pg=PA3&dq=several+tens) Архивная копия (https://web.archive.org/web/20131021173542/http://books.google.ru/books?id=pSxa_anfiG0C&pg=PA3&dq=several+tens) от 21 октября 2013 на [Wayback Machine](#), page 3
3. [1] (<http://www.3dnews.ru/591811>) Архивная копия (<https://web.archive.org/web/20131004215319/http://www.3dnews.ru/591811>) от 4 октября 2013 на [Wayback Machine](#): " для которого ввели этот новый термин вместо привычного multi-core, "
4. The Case for a Single-Chip Multiprocessor — Kunle Olukotun, Basem A. Nayfeh, Lance Hammond, Ken Wilson, and Kunyung Chang — Appears in Proceedings Seventh International Symp. Architectural Support for Programming Languages and Operating Systems (ASPLOS VII), Cambridge, MA, October 1996
5. Stanford Hydra Single-Chip Multiprocessor (<https://web.archive.org/web/20070829055837/http://www-hydra.stanford.edu/>). Дата обращения: 4 сентября 2016. Архивировано из оригинала (<http://www-hydra.stanford.edu/>) 29 августа 2007 года.
6. ChipMultiprocessor Architecture: Techniques to Improve Throughput and Latency — Kunle Olukotun, Lance Hammond, James Laudon — 2007
7. «AMD дала зелёный свет 8- и 12-ядерным процессорам серии Opteron 6100» (<http://www.overclockers.ua/news/hardware/2010-03-29/105401/>) Архивная копия (<https://web.archive.org/web/20100930172754/http://www.overclockers.ua/news/hardware/2010-03-29/105401/>) от 30 сентября 2010 на [Wayback Machine](#) — overclockers.ua
8. Сайт 3DNews: «Официальный анонс процессоров AMD FX» (<http://www.3dnews.ru/news/618227/>) Архивная копия (<https://web.archive.org/web/20111015235724/http://www.3dnews.ru/news/618227/>) от 15 октября 2011 на [Wayback Machine](#)
9. Сайт 3DNews: «AMD начала массовые поставки серверных Bulldozer. Настольные откладываются?» (<http://www.3dnews.ru/news/616646>) Архивная копия (<https://web.archive.org/web/20111105231718/http://www.3dnews.ru/news/616646>) от 5 ноября 2011 на [Wayback Machine](#).
10. Сайт 3DNews: «Появились данные о серверных AMD Bulldozer: 3 ГГц максимум?» (<http://www.3dnews.ru/news/614662>) Архивная копия (<https://web.archive.org/web/20110918132030/http://www.3dnews.ru/news/614662>) от 18 сентября 2011 на [Wayback Machine](#).
11. Intel® Xeon® Processor E7 Family (<http://www.intel.com/content/www/us/en/processors/xeon/xeon-processor-e7-family.html>). Дата обращения: 3 августа 2016. Архивировано (<https://web.archive.org/web/20160809195919/http://www.intel.com/content/www/us/en/processors/xeon/xeon-processor-e7-family.html>) 9 августа 2016 года.
12. Intel unleashes new Xeon E7 v4 CPUs including 24-core monster | TechRadar (<http://www.techradar.com/news/computing-components/processors/intel-unleashes-new-xeon-e7-v4-cpus-including-24-core-monster-1322802>). Дата обращения: 3 августа 2016. Архивировано (<https://web.archive.org/web/20160810234400/http://www.techradar.com/news/computing-components/processors/intel-unleashes-new-xeon-e7-v4-cpus-including-24-core-monster-1322802>) 10 августа 2016 года.

13. AMD сегодня начнёт продажи 64-ядерного Ryzen Threadripper 3990X (<https://3dnews.ru/1003168>). *3DNews - Daily Digital Digest*. Дата обращения: 28 июля 2020. Архивировано (<https://web.archive.org/web/20200210124051/https://3dnews.ru/1003168>) 10 февраля 2020 года.
14. Intel продемонстрировала 80-ядерный суперпроцессор будущего (<http://lenta.ru/news/2006/09/27/multicore/>). Lenta.ru (27 сентября 2006). Дата обращения: 13 августа 2010. Архивировано (<https://web.archive.org/web/20120103212950/http://lenta.ru/news/2006/09/27/multicore/>) 3 января 2012 года.
15. Статья на сайте 3dnews.ru: «Tilera Tile64 — чип с 64 процессорными ядрами» (http://www.3dnews.ru/news/tilera_tile64_chip_s_64_protseornimi_yadrami/) Архивная копия (https://web.archive.org/web/20100910103106/http://www.3dnews.ru/news/tilera_tile64_chip_s_64_protseornimi_yadrami/) от 10 сентября 2010 на Wayback Machine
16. «Tilera Now Shipping the TILE64 Processor: the World’s Highest Performance Embedded Processor» (https://web.archive.org/web/20100323203110/http://www.tilera.com/news_%26_events/press_release_070820.php). Дата обращения: 19 октября 2018. Архивировано из оригинала (http://www.tilera.com/news_%26_events/press_release_070820.php) 23 марта 2010 года.
17. Modnews (<http://news.modnews.ru/view/6224>)
18. Статья на сайте lenta.ru: «Intel продемонстрировала 48-ядерный процессор» (<http://lenta.ru/news/2009/12/03/intel/>) Архивная копия (<https://web.archive.org/web/20100826042602/http://lenta.ru/news/2009/12/03/intel/>) от 26 августа 2010 на Wayback Machine
19. Сайт 3DNews: «Intel MIC: 22-нм Knights Corner — в 2012 году, ExaScale — в 2018 году» (<http://www.3dnews.ru/news/612980>) Архивная копия (<https://web.archive.org/web/20111110091007/http://www.3dnews.ru/news/612980>) от 10 ноября 2011 на Wayback Machine
20. Сайт 3DNews: «64-ядерный чип от Adapteva может быть использован в смартфонах и планшетах» (<http://www.3dnews.ru/news/617936>) Архивная копия (<https://web.archive.org/web/20111008194922/http://www.3dnews.ru/news/617936>) от 8 октября 2011 на Wayback Machine, 05.10.2011
21. Adapteva скоро начнет поставки ознакомительных образцов 28-нанометровых 64-ядерных процессоров E64G4 (<http://www.ixbt.com/news/hard/index.shtml?15/63/13>) Архивная копия (<https://web.archive.org/web/20160811234053/http://www.ixbt.com/news/hard/index.shtml?15%2F63%2F13>) от 11 августа 2016 на Wayback Machine // Ixbt.com, 21 Марта, 2012
22. Сайт 3DNews: «ZiiLabs представила „4+96-ядерный“ процессор ZMS-40» (<http://www.3dnews.ru/news/622510>) Архивная копия (<https://web.archive.org/web/20120115030335/http://www.3dnews.ru/news/622510>) от 15 января 2012 на Wayback Machine
23. * The first computer chip with a trillion transistors (<https://www.economist.com/science-and-technology/2019/12/07/the-first-computer-chip-with-a-trillion-transistors>) Архивная копия (<https://web.archive.org/web/20191208094049/https://www.economist.com/science-and-technology/2019/12/07/the-first-computer-chip-with-a-trillion-transistors>) от 8 декабря 2019 на Wayback Machine // обзорная статья *The Economist*, Dec 7th 2019 (англ.)
 - Cerebras reveals world’s 'largest computer chip' for AI tasks (<https://www.bbc.com/news/technology-49395577>) Архивная копия (<https://web.archive.org/web/2020011111725/https://www.bbc.com/news/technology-49395577>) от 11 января 2020 на Wayback Machine BBC // 19 August 2019 (англ.)
24. Крупнейший в мире процессор обогнал по производительности суперкомпьютер (<https://www.vesti.ru/nauka/article/2491359>) Архивная копия (<https://web.archive.org/web/20201127222301/http://www.vesti.ru/nauka/article/2491359>) от 27 ноября 2020 на Wayback Machine // Вести.ру, 27 ноября 2020
25. Архивированная копия (https://web.archive.org/web/20110721225302/http://www.intellasis.net/index.php?option=com_content&task=view&id=35). Дата обращения: 15 апреля 2008. Архивировано из оригинала (http://www.intellasis.net/index.php?option=com_content&task=view&id=35) 21 июля 2011 года.
26. Propeller | Parallax Inc (<http://www.parallax.com/propeller/>). Дата обращения: 15 апреля 2008. Архивировано (<https://web.archive.org/web/20090729014927/http://www.parallax.com/propeller/>) 29 июля 2009 года.

Литература

- (1999) Processor Architecture — From Dataflow to Superscalar and Beyond ([ISBN 3540647988](#)) (англ.)
- *Кунле Олукотун*. Chip Multiprocessor Architecture: Techniques to Improve Throughput and Latency (<https://books.google.co.jp/books?id=aW9jAQAQAQBAJ>). — Morgan and Claypool Publishers, 2007. — 154 p. — [ISBN 159829122X](#). (англ.)
- (2008) OpenSPARC Internals ([ISBN 0557019745](#)) (англ.)
- (2009) Microprocessor Architecture — From Simple Pipelines to Chip Multiprocessors ([ISBN 0521769922](#)) (англ.)
- Многоядерные процессоры. Учебный курс. А. В. Калачев [ISBN 978-5-9963-0349-6](#)
- *Mario Nemirovsky, Dean M. Tullsen*. Multithreading Architecture. — Morgan and Claypool Publishers, 2013. — 1608458555 p. — [ISBN 1608458555](#). (англ.)

Ссылки

- Двухъядерные процессоры Intel и AMD: теория: часть 1 (<http://www.ferra.ru/online/processors/s25920/>) Архивная копия (<https://web.archive.org/web/20100820034632/http://www.ferra.ru/online/processors/s25920/>) от 20 августа 2010 на Wayback Machine, часть 2 (<http://www.ferra.ru/online/processors/s25922/>) Архивная копия (<https://web.archive.org/web/20100825211147/http://www.ferra.ru/online/processors/s25922/>) от 25 августа 2010 на Wayback Machine // Ferra.ru, и июнь 2005
- Вячеслав Любченко, Юрий Тяжлов Осторожно: многоядерный процессор (<http://www.osp.ru/os/2007/06/4337893/>) // Osp.ru, июнь 2007
- Многоядерные процессоры /ретроспектива с 2005 года/ : Шестиядерные процессоры Intel Core i5 и Core i7 (Coffee Lake) (<http://www.ixbt.com/cpu/intel-core-8gen-1710.shtml>) // IXBT.com, окт 2017

Источник — https://ru.wikipedia.org/w/index.php?title=Многоядерный_процессор&oldid=129845922

Эта страница в последний раз была отредактирована 15 апреля 2023 в 18:01.

Текст доступен по лицензии Creative Commons «С указанием авторства — С сохранением условий» (CC BY-SA); в отдельных случаях могут действовать дополнительные условия.

Wikipedia® — зарегистрированный товарный знак некоммерческой организации Фонд Викимедиа (Wikimedia Foundation, Inc.)