

ВИКИПЕДИЯ

# Xeon Phi

Материал из Википедии — свободной энциклопедии

**Xeon Phi** — семейство x86 процессоров североамериканской корпорации Intel с большим количеством процессорных ядер. Данные процессоры предназначены для использования в суперкомпьютерах, серверах и высокопроизводительных рабочих станциях<sup>[2]</sup>. Архитектура процессоров позволяет использовать стандартные языки программирования и технологии OpenMP.<sup>[3][4]</sup>

Изначально разработаны на основе экспериментальных видеоускорителей Intel для вычислений (GPGPU) (проекты Larrabee 2006 и Intel MIC 2010 года)<sup>[5]</sup>. В отличие от других GPGPU (в частности Nvidia Tesla), в процессорах Xeon Phi используется x86-совместимое ядро, не требующее переписывания программ на специальные языки (CUDA, OpenCL)<sup>[5]</sup>.

Первоначально представлены в 2012 году в виде карт расширения PCIe (*Knights Corner*, 22 нм).

Продукты второго поколения *Knights Landing* (14 нм) анонсированы в 2013 году<sup>[6]</sup> и появились в 2016 году и представляют собой процессор для установки в серверный сокет LGA3647 (являются центральным процессором).

В июне 2013 суперкомпьютер Tianhe-2 из NSCC-GZ (Китай) стал быстреешим в мире<sup>[7]</sup>. Он использовал сопроцессоры Intel Xeon Phi и центральные процессоры Xeon (Ivy Bridge-EP) для достижения 33.86 петафлопсов.<sup>[8]</sup>

Продукты Xeon Phi ориентированы на рынок, в котором также используются сопроцессоры Nvidia Tesla и AMD Radeon Instinct.

## Содержание

### История

- Предпосылки
- Knights Ferry
- Knights Corner
- Knights Landing
- Knights Hill
- Knights Mill
- Xeon Phi

### Характеристики

### См. также

### Примечания

### Ссылки

## История

### Предпосылки

**Xeon Phi**  
Центральный процессор



<b>Производство</b>	с 2010 по 2020 <sup>[1]</sup>
<b>Разработчик</b>	<u>Intel</u>
<b>Производитель</b>	
<b>Частота ЦП</b>	1.053—1.7 ГГц
<b>Технология производства</b>	22—14 нм
<b>Наборы инструкций</b>	x86-64
<b>Число ядер</b>	57-61 (серия x100), 64-72 (серия x200)
<b>L1-кэш</b>	32 КБ на ядро
<b>L2-кэш</b>	512 КБ на ядро
<b>Разъём</b>	
<b>Ядра</b>	



Суперкомпьютер Tianhe-2, использовавший ускорители Xeon Phi

Микроархитектура Larrabee (разрабатывалась с 2006 года<sup>[9]</sup>) ввела применение очень широких векторных АЛУ (512-разрядные SIMD) в микропроцессоры с архитектурой x86. Также в ней применялась кольцевая шина для обеспечения когерентности кэшей и для связи с контроллером памяти. Каждое ядро Larrabee могло исполнять 4 потока. Также Larrabee имели некоторые блоки, специфичные для видеоускорителей (GPU), в частности, текстурный блок.<sup>[10]</sup> От планов производить GPU для рынка ПК, основанный на исследованиях проекта Larrabee, отказались в мае 2010.<sup>[11]</sup>

В другом исследовательском проекте Intel была реализована архитектура x86 на многоядерном процессоре — Single-chip Cloud Computer (прототипы представлены в 2009 году<sup>[12]</sup>), предназначенном для облачных вычислений. Одна микросхема имела 48 независимых ядер с индивидуальным управлением частотой и напряжением. Для связи ядер использовалась сеть ячеистой структуры (mesh). В проекте не поддерживалась когерентность кэшей.<sup>[13]</sup>

Teraflops Research Chip (прототип представлен в 2007 году<sup>[14]</sup>) — экспериментальный 80-ядерный микропроцессор. Каждое ядро содержало 2 АЛУ для обработки вещественных данных. Размер машинной команды — 96 бит (VLIW). Проект смог достичь 1,01 тераFLOPS на частоте 3,16 ГГц и при потреблении 62 Вт электроэнергии.<sup>[15][16]</sup>

## Knights Ferry

Первое поколение процессоров на базе архитектуры Intel MIC под кодовым названием *Knights Ferry*.<sup>[17]</sup>

Прототип Intel MIC — плата расширения *Knights Ferry*, основанная на процессоре *Aubrey Isle*. Анонсирован 31 мая 2010 года. Заявлено, что продукт является продолжением работ по проектам *Larrabee*, *Single-chip Cloud Computer* и другим исследовательским проектам.<sup>[18]</sup>

Карта с интерфейсом PCIe имеет 32 ядра, in-order, с частотами до 1,2 ГГц, исполняющих 4 потока на каждом ядре. На карте установлено 2 ГБ памяти GDDR5.<sup>[19]</sup> Микропроцессор имеет 8 МБ когерентного кэша L2 (256 кБ на ядро; L1 — 32 кБ на ядро).<sup>[20]</sup> Максимальная потребляемая мощность около 300 Вт,<sup>[19]</sup> использует 45 нм техпроцесс.<sup>[21]</sup> В чипе *Aubrey Isle* используется кольцевая шина шириной в 1024 разряда (по 512 бит в каждом направлении), соединяющая процессоры и оперативную память.<sup>[22]</sup> Одна плата имеет производительность более 750 ГигаFLOPS<sup>[21]</sup> (в прототипе реализована только работа с 32-разрядными плавающими<sup>[23]</sup>, за такт каждое ядро выполняет до 16 операций<sup>[20]</sup>).

Прототипы использовались в CERN, Korea Institute of Science and Technology Information (KISTI) и Leibniz Supercomputing Centre. Среди производителей аппаратного обеспечения для прототипов были названы IBM, SGI, HP, Dell.<sup>[24]</sup>

## Knights Corner

Второе поколение процессоров на базе архитектуры Intel MIC под кодовым названием *Knights Corner*.<sup>[17]</sup>

Ожидается, что линия продуктов *Knights Corner* будет выполнена с использованием 22 нм техпроцесса, с применением трехзатворных транзисторов (Intel Tri-gate). Ожидается что микросхема будет содержать более 50 ядер, и что на её базе будут созданы коммерчески доступные продукты.<sup>[18][21]</sup>

В июне 2011 года SGI объявила о партнерстве с Intel в целях использования продуктов с архитектурой MIC в своих решениях для высокопроизводительных вычислений (HPC).<sup>[25]</sup> В сентябре 2011 года Texas Advanced Computing Center (TACC) объявил об использовании карт Knights Corner в проектируемом суперкомпьюетере «Stampede» с планируемой производительностью в 8 петаFLOPS.<sup>[26]</sup> Согласно публикации «Stampede: A Comprehensive Petascale Computing Environment» чипы MIC второго поколения (Knights Landing) будут добавлены в суперкомпьютер позже и увеличат пиковую производительность до 15 петаFLOPS.<sup>[27]</sup>

15 ноября 2011 года Intel продемонстрировала ранние инженерные образцы процессора Knights Corner.<sup>[28][29]</sup>

5 июня 2012 года Intel опубликовала исходный код ПО MPSS (Linux, GCC, GDB) и документацию на Knights Corner.<sup>[30]</sup>

В июне 2012 года Cray анонсировал, что будет использовать 22-нм 'Knight's Corner' (под брендом 'Xeon Phi') в качестве сопроцессоров в высокопроизводительных системах 'Cascade'.<sup>[31][32]</sup>

На конференции ISC в июне 2012 микропроцессор Knight Corner был переименован в **Xeon Phi**.<sup>[33][34]</sup>

## Knights Landing

Третье поколение процессоров на базе архитектуры Intel MIC под кодовым названием *Knights Landing*.<sup>[17][27]</sup>

Эти процессоры изготавливаются с использованием 14-нм техпроцесса компании Intel, с применением технологии трехзатворных транзисторов («3-D tri-gate») второго поколения. Продукты этого поколения могут использоваться как в качестве сопроцессора на базе PCIe карт расширения, так и в качестве центрального процессора (CPU), которые устанавливаются непосредственно в сокет материнских плат. В виде центрального процессора сочетают в себе всю функциональность классического основного процессора и одновременно функциональность специализированных сопроцессоров. Это избавит от сложностей программирования передачи данных по PCIe, а также значительно увеличит вычислительную плотность и производительность на ватт в данном классе процессоров. Во всех типах процессоров этого поколения значительно увеличится пропускная способность памяти путём внедрения комплексной многоуровневой интегрированной памяти. Это устранил «узкие места» предыдущего поколения, увеличит производительность для высокопроизводительных вычислений, и позволит в полной мере использовать имеющиеся вычислительные мощности<sup>[35]</sup>.

В 2013 году были представлены некоторые подробности про 72-ядерную систему Knights Landing с ядрами на базе модифицированной микроархитектуры Atom с добавлением AVX-512<sup>[36]</sup>.

В ноябре 2015 года компания Intel продемонстрировала кремниевую пластину и первые образцы чипов Knights Landing. Также стали известны основные подробности об архитектуре и характеристиках чипов, в частности, что в Knights Landing реализован интерфейс высокопроизводительной сети Intel Omni-Path первого поколения<sup>[37][38][39]</sup>.

## Knights Hill

Четвёртое поколение процессоров на базе архитектуры Intel MIC под кодовым названием *Knights Hill*<sup>[17]</sup>.

Будет базироваться на 10-нанометровом техпроцессе и использовать второе поколение межпроцессорного интерфейса Omni-Path<sup>[37]</sup>.

## Knights Mill

Knights Mill, следующее поколение Xeon Phi, оптимизирован для ускорения задач глубокого обучения,<sup>[40]</sup> первоначально выпущен в декабре 2017 года.<sup>[41]</sup> Почти идентичен по техническим характеристикам Knights Landing, включает в себя оптимизацию для лучшего использования инструкций AVX-512 и обеспечивает 4 потока на ядро.

## Xeon Phi

18 июня 2012 года Intel заявила что будет использовать бренд «Xeon Phi» для всей линейки продуктов, созданных на базе Intel MIC.<sup>[42][43][44][45][46]</sup>

В сентябре 2012 было объявлено о создании суперкомпьютера Stampede с использованием более 6400 процессоров Xeon Phi в Texas Advanced Computing Center.<sup>[47]</sup> Планируется, что Stampede будет иметь производительность около 10 петафлопс.<sup>[47][48]</sup>

В ноябре 2012 года Intel анонсировала два семейства сопроцессоров Xeon Phi: Xeon Phi 3100 и Xeon Phi 5110P.<sup>[49][50][51]</sup> Процессоры Xeon Phi 3100 имеют производительность более 1 терафлопса (при работе с числами двойной точности), пропускную способность памяти в 240 ГБ/с и тепловыделение не выше 300 Вт.<sup>[49][50][51]</sup> Семейство Xeon Phi 5110P сможет исполнять до 1,01 терафлопс (двойной точности), работать с памятью со скоростью в 320 ГБ/с и выделять не более 225 Вт.<sup>[49][50][51]</sup> Производиться Xeon Phi будет по технологии 22 нм.<sup>[49][50][51]</sup> Цена Xeon Phi 3100 составит менее 2000 долларов США, а Xeon Phi 5110P будет стоить 2649 долларов.<sup>[49][50][51][52]</sup>

## Характеристики

---

В основе архитектуры Intel MIC лежит классическая архитектура x86,<sup>[21]</sup> на ускорителе исполняется ОС Linux<sup>[53]</sup>. Для программирования MIC предполагается использовать OpenMP, OpenCL,<sup>[54]</sup> Intel Cilk Plus, специализированные компиляторы Intel Fortran, Intel C++. Также предоставляются математические библиотеки.<sup>[55]</sup>

От Lagabee унаследованы набор команд x86, 512-битные векторные АЛУ (до 16 операций над float или до 8 операций над double в инструкции), когерентный L2 кэш размером 512 КБ на ядро<sup>[56]</sup>, и сверхширокая кольцевая шина для связи ядер и контроллера памяти.

Описание набора команд Intel MIC опубликовано на официальном сайте<sup>[57]</sup>.

Продажи начались в январе 2013 года.<sup>[58]</sup>

## См. также

- Cell
- Intel Tera-Scale
- Nvidia Tesla (прямой конкурент на рынке HPC<sup>[59]</sup>)

## Примечания

- ↑ *Ian Cutress & Anton Shilov*. The Larrabee Chapter Closes: Intel's Final Xeon Phi Processors Now in EOL (https://www.anandtech.com/show/14305/intel-xeon-phi-knights-mill-now-eol) (7 мая 2019). Дата обращения: 12 марта 2020. Архивировано (https://web.archive.org/web/20211026121506/https://www.anandtech.com/show/14305/intel-xeon-phi-knights-mill-now-eol) 26 октября 2021 года.
- ↑ Анонсирован выпуск сопроцессоров Intel Xeon Phi (http://www.ixbt.com/news/hard/index.shtml?15/92/47) Архивировано (http://web.archive.org/web/20171019135016/http://www.ixbt.com/news/hard/index.shtml?15%2F92%2F47) 19 октября 2017 года..
- ↑ *robert-reed*. Best Known Methods for Using OpenMP on Intel Many Integrated Core (Intel MIC) Architecture (https://software.intel.com/en-us/articles/best-known-methods-for-using-openmp-on-intel-many-integrated-core-intel-mic-architecture). *software.intel.com* (4 февраля 2013). Дата обращения: 5 мая 2020. Архивировано (https://web.archive.org/web/20180624232813/https://software.intel.com/en-us/articles/best-known-methods-for-using-openmp-on-intel-many-integrated-core-intel-mic-architecture) 24 июня 2018 года.
- ↑ *Jeffers, James; Reinders, James*. Intel Xeon Phi Coprocessor High Performance Programming (англ.). — Morgan Kaufmann, 2013. — ISBN 978-0124104143.
- ↑ *Mittal, Sparsh; Anand, Osho; Kumarr, Visnu P* A Survey on Evaluating and Optimizing Performance of Intel Xeon Phi (http://www.researchgate.net/publication/333384596\_A\_Survey\_on\_Evaluating\_and\_Optimizing\_Performance\_of\_Intel\_Xeon\_Phi) (май 2019). Дата обращения: 7 октября 2019. Архивировано (http://web.archive.org/web/20220316215410/https://www.researchgate.net/publication/333384596\_A\_Survey\_on\_Evaluating\_and\_Optimizing\_Performance\_of\_Intel\_Xeon\_Phi) 16 марта 2022 года.
- ↑ *Sodani, Avinash et al*. Knights Landing: Second-Generation Intel Xeon Phi Product (англ.) // IEEE Micro : journal. — 2016. — Vol. 36, no. 2. — P. 34—46. — doi:10.1109/MM.2016.25 (https://dx.doi.org/10.1109%2FMM.2016.25).
- ↑ TOP500 - June 2013 (https://www.top500.org/lists/2013/06/). TOP500. Дата обращения: 18 июня 2013. Архивировано (https://web.archive.org/web/20130621012345/http://www.top500.org/lists/2013/06/) 21 июня 2013 года.
- ↑ Intel Powers the World's Fastest Supercomputer, Reveals New and Future High Performance Computing Technologies (https://newsroom.intel.com/community/intel\_newsroom/blog/2013/06/17/intel-powers-the-worlds-fastest-supercomputer-reveals-new-and-future-high-performance-computing-technologies). Дата обращения: 21 июня 2013. Архивировано (https://web.archive.org/web/20130622162239/http://newsroom.intel.com/community/intel\_newsroom/blog/2013/06/17/intel-powers-the-worlds-fastest-supercomputer-reveals-new-and-future-high-performance-computing-technologies) 22 июня 2013 года.
- ↑ *Charlie Demerjian* (3 July 2006), *New from Intel: It's Mini-Cores!* (http://www.theinquirer.net/inquirer/news/1029138/new-from-intel-its-mini-cores), The Inquirer, <http://www.theinquirer.net/inquirer/news/1029138/new-from-intel-its-mini-cores> Источник (https://web.archive.org/web/20120427213253/http://www.theinquirer.net/inquirer/news/1029138/new-from-intel-its-mini-cores). Дата обращения: 22 июня 2012. Архивировано из оригинала (http://www.theinquirer.net/inquirer/news/1029138/new-from-intel-its-mini-cores) 27 апреля 2012 года.
- ↑ Источники:
  - doi:10.1145/1360612.1360617
  - Tom Forsyth, *SIMD Programming with Larrabee* (http://www.stanford.edu/class/ee380/Abstracts/100106-slides.pdf) , Intel, <http://www.stanford.edu/class/ee380/Abstracts/100106-slides.pdf> Источник (https://web.archive.org/web/20121024220918/http://www.stanford.edu/class/ee380/Abstracts/100106-slides.pdf) . Дата обращения: 22 июня 2012. Архивировано 24 октября 2012 года.
- ↑ *Ryan Smith* (25 May 2010), *Intel Kills Larrabee GPU, Will Not Bring a Discrete Graphics Product to Market* (http://www.anandtech.com/show/3738/intel-kills-larrabee-gpu-will-not-bring-a-discrete-graphics-product-to-market), AnandTech, <http://www.anandtech.com/show/3738/intel-kills-larrabee-gpu-will-not-bring-a-discrete-graphics-product-to-market> Источник (https://web.archive.org/web/20120620035937/http://www.anandtech.com/show/3738/intel-kills-larrabee-gpu-will-not-bring-a-discrete-graphics-product-to-market). Дата обращения: 22 июня 2012. Архивировано 20 июня 2012 года.
- ↑ *Tony Bradley* (3 December 2009), *Intel 48-Core "Single-Chip Cloud Computer" Improves Power Efficiency* (http://www.pcworld.com/businesscenter/article/183653/intel\_48core\_singlechip\_cloud\_computer\_improves\_power\_efficiency.html), PCWorld, <http://www.pcworld.com/businesscenter/article/183653/intel\_48core\_singlechip\_cloud\_computer\_improves\_power\_efficiency.html> Источник (https://web.archive.org/web/20120427060326/http://www.pcworld.com/businesscenter/article/183653/intel\_48core\_singlechip\_cloud\_computer\_improves\_power\_efficiency.html). Дата обращения: 22 июня 2012. Архивировано из оригинала (http://www.pcworld.com/businesscenter/article/183653/intel\_48core\_singlechip\_cloud\_computer\_improves\_power\_efficiency.html) 27 апреля 2012 года.
- ↑ *Intel Research : Single-Chip Cloud Computer* (http://techresearch.intel.com/ProjectDetails.aspx?id=1), Intel, <http://techresearch.intel.com/ProjectDetails.aspx?id=1> Источник (https://web.archive.org/web/20120420123500/http://techresearch.intel.com/ProjectDetails.aspx?id=1). Дата обращения: 22 июня 2012. Архивировано 20 апреля 2012 года.
- ↑ *Ben Ames* (11 February 2007), *Intel Tests Chip Design With 80-Core Processor* (http://www.pcworld.com/article/128924/intel\_tests\_chip\_design\_with\_80core\_processor.html), IDG News, <http://www.pcworld.com/article/128924/intel\_tests\_chip\_design\_with\_80core\_processor.html> Источник (https://web.archive.org/web/20120117194144/http://www.pcworld.com/article/128924/intel\_tests\_chip\_design\_with\_80core\_processor.html). Дата обращения: 22 июня 2012. Архивировано из оригинала (http://www.pcworld.com/article/128924/intel\_tests\_chip\_design\_with\_80core\_processor.html) 17 января 2012 года.
- ↑ *Intel's Teraflops Research Chip* (http://download.intel.com/pressroom/kits/Teraflops/Teraflops\_Research\_Chip\_Overview.pdf) , Intel, <http://download.intel.com/pressroom/kits/Teraflops/Teraflops\_Research\_Chip\_Overview.pdf> Источник (https://web.archive.org/web/20121009104850/http://download.intel.com/pressroom/kits/Teraflops/Teraflops\_Research\_Chip\_Overview.pdf) . Дата обращения: 22 июня 2012. Архивировано 9 октября 2012 года.

16. Anton Shilov (12 February 2007), *Intel Details 80-Core Teraflops Research Chip* (<http://www.xbitlabs.com/news/cpu/display/20070212224710.html>), Xbit laboratories, <<http://www.xbitlabs.com/news/cpu/display/20070212224710.html>>. Проверено 22 июня 2012. Источник (<https://web.archive.org/web/20150205070552/http://www.xbitlabs.com/news/cpu/display/20070212224710.html>). Дата обращения: 22 июня 2012. Архивировано из оригинала (<http://www.xbitlabs.com/news/cpu/display/20070212224710.html>) 5 февраля 2015 года.
17. *Charlie Demerjian*. What comes after Knights Landing? From Larrabee to Sky Lake, just like we said (<http://semiaccurate.com/2012/06/12/what-comes-after-knights-landing/>). SemiAccurate (12 июня 2012). Архивировано (<https://www.webcitation.org/6HhLviCBb?url=http://semiaccurate.com/2012/06/12/what-comes-after-knights-landing/>) 27 июня 2013 года.
18. Источники:
- Rupert Goodwins (1 June 2010), *Intel unveils many-core Knights platform for HPC* (<http://www.zdnet.co.uk/news/desktop-hardware/2010/06/01/intel-unveils-many-core-knights-platform-for-hpc-40089093/>), ZDNet, <<http://www.zdnet.co.uk/news/desktop-hardware/2010/06/01/intel-unveils-many-core-knights-platform-for-hpc-40089093/>> Источник (<https://web.archive.org/web/20111128085554/http://www.zdnet.co.uk/news/desktop-hardware/2010/06/01/intel-unveils-many-core-knights-platform-for-hpc-40089093/>). Дата обращения: 22 июня 2012. Архивировано 28 ноября 2011 года.
  - *Intel News Release : Intel Unveils New Product Plans for High-Performance Computing* (<http://www.intel.com/pressroom/archive/releases/2010/20100531comp.htm>), Intel, 31 May 2010, <<http://www.intel.com/pressroom/archive/releases/2010/20100531comp.htm>> Источник (<https://web.archive.org/web/20120828035436/http://www.intel.com/pressroom/archive/releases/2010/20100531comp.htm>). Дата обращения: 22 июня 2012. Архивировано 28 августа 2012 года.
19. Mike Giles (24 June 2010), *Runners and riders in GPU steeplechase* ([http://people.maths.ox.ac.uk/gilesm/talks/nag\\_tpc10.pdf](http://people.maths.ox.ac.uk/gilesm/talks/nag_tpc10.pdf)), с. 8–10, <[http://people.maths.ox.ac.uk/gilesm/talks/nag\\_tpc10.pdf](http://people.maths.ox.ac.uk/gilesm/talks/nag_tpc10.pdf)> Источник ([https://web.archive.org/web/20120329104617/http://people.maths.ox.ac.uk/gilesm/talks/nag\\_tpc10.pdf](https://web.archive.org/web/20120329104617/http://people.maths.ox.ac.uk/gilesm/talks/nag_tpc10.pdf)). Дата обращения: 22 июня 2012. Архивировано 29 марта 2012 года.
20. *Fast Sort on CPUs, GPUs and Intel MIC Architectures* ([http://techresearch.intel.com/spaw2/uploads/files/FASTsort\\_CPUsGPUs\\_IntelMICArchitectures.pdf](http://techresearch.intel.com/spaw2/uploads/files/FASTsort_CPUsGPUs_IntelMICArchitectures.pdf)), Intel, <[http://techresearch.intel.com/spaw2/uploads/files/FASTsort\\_CPUsGPUs\\_IntelMICArchitectures.pdf](http://techresearch.intel.com/spaw2/uploads/files/FASTsort_CPUsGPUs_IntelMICArchitectures.pdf)> Источник ([https://web.archive.org/web/20120327064438/http://techresearch.intel.com/spaw2/uploads/files/FASTsort\\_CPUsGPUs\\_IntelMICArchitectures.pdf](https://web.archive.org/web/20120327064438/http://techresearch.intel.com/spaw2/uploads/files/FASTsort_CPUsGPUs_IntelMICArchitectures.pdf)). Дата обращения: 22 июня 2012. Архивировано 27 марта 2012 года.
21. Gareth Halfacree (20 June 2011), *Intel pushes for HPC space with Knights Corner* (<http://www.thinq.co.uk/2011/6/20/intel-pushes-hpc-space-knights-corner/>), Net Communities Limited, UK, <<http://www.thinq.co.uk/2011/6/20/intel-pushes-hpc-space-knights-corner/>> Источник (<https://web.archive.org/web/20111005164702/http://www.thinq.co.uk/2011/6/20/intel-pushes-hpc-space-knights-corner/>). Дата обращения: 22 июня 2012. Архивировано 5 октября 2011 года.
22. *Intel Many Integrated Core Architecture* (<http://www.many-core-group.cam.ac.uk/ukgpucc2/talks/Elgar.pdf>), Intel, December 2010, <<http://www.many-core-group.cam.ac.uk/ukgpucc2/talks/Elgar.pdf>>. Проверено 22 июня 2012. Источник (<https://web.archive.org/web/20120402211714/http://www.many-core-group.cam.ac.uk/ukgpucc2/talks/Elgar.pdf>). Дата обращения: 22 июня 2012. Архивировано из оригинала (<http://www.many-core-group.cam.ac.uk/ukgpucc2/talks/Elgar.pdf>) 2 апреля 2012 года.
23. Rick Merritt (20 June 2011), *OEMs show systems with Intel MIC chips* (<http://www.eetimes.com/electronics-news/4217092/OEMs-show-systems-with-Intel-MIC-chips>), EE Times, <<http://www.eetimes.com/electronics-news/4217092/OEMs-show-systems-with-Intel-MIC-chips>> Источник (<https://web.archive.org/web/20121005070420/http://www.eetimes.com/electronics-news/4217092/OEMs-show-systems-with-Intel-MIC-chips>). Дата обращения: 22 июня 2012. Архивировано 5 октября 2012 года.
24. Tom R. Halfhill (18 July 2011), *Intel Shows MIC Progress* ([http://www.linleygroup.com/newsletters/newsletter\\_detail.php?num=4729](http://www.linleygroup.com/newsletters/newsletter_detail.php?num=4729)), The Linley Group, <[http://www.linleygroup.com/newsletters/newsletter\\_detail.php?num=4729](http://www.linleygroup.com/newsletters/newsletter_detail.php?num=4729)> Источник ([https://web.archive.org/web/20120402211714/http://www.linleygroup.com/newsletters/newsletter\\_detail.php?num=4729](https://web.archive.org/web/20120402211714/http://www.linleygroup.com/newsletters/newsletter_detail.php?num=4729)). Дата обращения: 22 июня 2012. Архивировано 2 апреля 2012 года.
25. Andrea Petrou (20 Jun 2011), *SGI wants Intel for super supercomputer* (<http://news.techeye.net/hardware/sgi-wants-intel-for-super-supercomputer>), <<http://news.techeye.net/hardware/sgi-wants-intel-for-super-supercomputer>>. Проверено 22 июня 2012. Источник (<https://web.archive.org/web/20110916013050/http://news.techeye.net/hardware/sgi-wants-intel-for-super-supercomputer>). Дата обращения: 22 июня 2012. Архивировано 16 сентября 2011 года.
26. *"Stampede's" Comprehensive Capabilities to Bolster U.S. Open Science Computational Resources* (<http://www.tacc.utexas.edu/news/press-releases/2011/stampede>), Texas Advanced Computing Center, 22 September 2011, <<http://www.tacc.utexas.edu/news/press-releases/2011/stampede>> Источник (<https://web.archive.org/web/20120805125957/http://www.tacc.utexas.edu/news/press-releases/2011/stampede>). Дата обращения: 22 июня 2012. Архивировано 5 августа 2012 года.
27. Stampede: A Comprehensive Petascale Computing Environment ([http://www.ieeecluster.org/2011/images/program/Stampede\\_Abstracts.pdf](http://www.ieeecluster.org/2011/images/program/Stampede_Abstracts.pdf)). *IEEE Cluster 2011 Special Topic*. Дата обращения: 16 ноября 2011. Архивировано ([https://www.webcitation.org/6AyMCTibp?url=http://www.ieeecluster.org/2011/images/program/Stampede\\_Abstracts.pdf](https://www.webcitation.org/6AyMCTibp?url=http://www.ieeecluster.org/2011/images/program/Stampede_Abstracts.pdf)) 26 сентября 2012 года.
28. Marcus Yam (16 2011), *Intel's Knights Corner: 50+ Core 22nm Co-processor* (<http://www.tomshardware.com/news/intel-knights-corner-mic-co-processor,14002.html>), Tom's Hardware, <<http://www.tomshardware.com/news/intel-knights-corner-mic-co-processor,14002.html>>. Проверено 16 ноября 2011.
29. Sylvie Barak (16 Nov 2011), *Intel unveils 1 TFLOP/s Knights Corner* (<http://www.eetimes.com/electronics-news/4230654/Intel-unveils-1-TFLOP-s-Knight-s-Corner>), EE Times, <<http://www.eetimes.com/electronics-news/4230654/Intel-unveils-1-TFLOP-s-Knight-s-Corner>>. Проверено 16 ноября 2011. Источник (<https://web.archive.org/web/20121025194721/http://www.eetimes.com/electronics-news/4230654/Intel-unveils-1-TFLOP-s-Knight-s-Corner>). Дата обращения: 22 июня 2012. Архивировано 25 октября 2012 года.
30. James Reinders (5 June 2012), *Knights Corner: Open source software stack* (<http://software.intel.com/en-us/blogs/2012/06/05/knights-corner-open-source-software-stack>), Intel, <<http://software.intel.com/en-us/blogs/2012/06/05/knights-corner-open-source-software-stack>> Источник (<https://web.archive.org/web/20120610020726/http://software.intel.com/en-us/blogs/2012/06/05/knights-corner-open-source-software-stack>). Дата обращения: 22 июня 2012. Архивировано 10 июня 2012 года.
31. Merritt, Rick (8 Jun 2012), *Cray will use Intel MIC, branded Xeon Phi* (<http://www.eetimes.com/electronics-news/4375500/Cray-will-use-Intel-MIC--branded-Xeon-Phi>), <<http://www.eetimes.com/electronics-news/4375500/Cray-will-use-Intel-MIC--branded-Xeon-Phi>> Источник (<https://web.archive.org/web/20120622072940/http://www.eetimes.com/electronics-news/4375500/Cray-will-use-Intel-MIC--branded-Xeon-Phi>). Дата обращения: 22 июня 2012. Архивировано 22 июня 2012 года.
32. Latif, Lawrence (19 Jun 2012), *Cray to support Intel's Xeon Phi in Cascade clusters* (<http://www.theinquirer.net/inquirer/news/2184891/cray-support-intels-xeon-phi-cascade-clusters>), <<http://www.theinquirer.net/inquirer/news/2184891/cray-support-intels-xeon-phi-cascade-clusters>> Источник (<https://web.archive.org/web/20120622064502/http://www.theinquirer.net/inquirer/news/2184891/cray-support-intels-xeon-phi-cascade-clusters>). Дата обращения: 22 июня 2012. Архивировано из оригинала (<http://www.theinquirer.net/inquirer/news/2184891/cray-support-intels-xeon-phi-cascade-clusters>) 22 июня 2012 года.
33. Prickett Morgan, Timothy (18 Jun 2012), *Intel slaps Xeon Phi brand on MIC coprocessors* ([https://www.theregister.co.uk/2012/06/18/intel\\_mic\\_xeon\\_phi\\_cray/](https://www.theregister.co.uk/2012/06/18/intel_mic_xeon_phi_cray/)), <[https://www.theregister.co.uk/2012/06/18/intel\\_mic\\_xeon\\_phi\\_cray/](https://www.theregister.co.uk/2012/06/18/intel_mic_xeon_phi_cray/)> Источник ([https://web.archive.org/web/20171016122608/https://www.theregister.co.uk/2012/06/18/intel\\_mic\\_xeon\\_phi\\_cray/](https://web.archive.org/web/20171016122608/https://www.theregister.co.uk/2012/06/18/intel_mic_xeon_phi_cray/)). Дата обращения: 28 сентября 2017. Архивировано 16 октября 2017 года.

34. Intel Corporation (18 Jun 2012), *Latest Intel(R) Xeon(R) Processors E5 Product Family Achieves Fastest Adoption of New Technology on Top500 List* (<http://www.marketwatch.com/story/latest-intel-xeonr-processors-e5-product-family-achieves-fastest-adoption-of-new-technology-on-top500-list-2012-06-18>), <<http://www.marketwatch.com/story/latest-intel-xeonr-processors-e5-product-family-achieves-fastest-adoption-of-new-technology-on-top500-list-2012-06-18>> Источник (<https://web.archive.org/web/20120620222352/http://www.marketwatch.com/story/latest-intel-xeonr-processors-e5-product-family-achieves-fastest-adoption-of-new-technology-on-top500-list-2012-06-18>). Дата обращения: 22 июня 2012. Архивировано из оригинала (<http://www.marketwatch.com/story/latest-intel-xeonr-processors-e5-product-family-achieves-fastest-adoption-of-new-technology-on-top500-list-2012-06-18>) 20 июня 2012 года.
35. *IntelPR*. Intel Powers the World's Fastest Supercomputer, Reveals New and Future High Performance Computing Technologies ([http://newsroom.intel.com/community/intel\\_newsroom/blog/2013/06/17/intel-powers-the-worlds-fastest-supercomputer-reveals-new-and-future-high-performance-computing-technologies](http://newsroom.intel.com/community/intel_newsroom/blog/2013/06/17/intel-powers-the-worlds-fastest-supercomputer-reveals-new-and-future-high-performance-computing-technologies)). Intel Newsroom (17 июня 2013). Дата обращения: 21 июня 2013. Архивировано ([https://web.archive.org/web/20130622162239/http://newsroom.intel.com/community/intel\\_newsroom/blog/2013/06/17/intel-powers-the-worlds-fastest-supercomputer-reveals-new-and-future-high-performance-computing-technologies](https://web.archive.org/web/20130622162239/http://newsroom.intel.com/community/intel_newsroom/blog/2013/06/17/intel-powers-the-worlds-fastest-supercomputer-reveals-new-and-future-high-performance-computing-technologies)) 22 июня 2013 года.
36. Intel unveils 72-core x86 Knights Landing CPU for exascale supercomputing | ExtremeTech (<http://www.extremetech.com/extreme/171678-intel-unveils-72-core-x86-knights-landing-cpu-for-exascale-supercomputing>). Дата обращения: 28 ноября 2013. Архивировано (<https://web.archive.org/web/20131128215304/http://www.extremetech.com/extreme/171678-intel-unveils-72-core-x86-knights-landing-cpu-for-exascale-supercomputing>) 28 ноября 2013 года.
37. Supercomputing Conference '15: подробности об Intel Knight's Landing (<http://www.3dnews.ru/924023>). 3DNews (24 ноября 2015). Дата обращения: 24 ноября 2015. Архивировано (<https://web.archive.org/web/20151125094743/http://www.3dnews.ru/924023>) 25 ноября 2015 года.
38. Inside Future «Knights Landing» Xeon Phi Systems (<http://www.nextplatform.com/2015/11/30/inside-future-knights-landing-xeon-phi-systems/>). Дата обращения: 3 декабря 2015. Архивировано (<https://web.archive.org/web/20151208174534/http://www.nextplatform.com/2015/11/30/inside-future-knights-landing-xeon-phi-systems/>) 8 декабря 2015 года.
39. Intel Stacks Knights Landing Chips Next To Xeons (<http://www.nextplatform.com/2015/08/28/intel-stacks-knights-landing-chips-next-to-xeons/>). Дата обращения: 3 декабря 2015. Архивировано (<https://web.archive.org/web/20151208123605/http://www.nextplatform.com/2015/08/28/intel-stacks-knights-landing-chips-next-to-xeons/>) 8 декабря 2015 года.
40. Intel Announces Knight's Mill: A Xeon Phi for Deep Learning (<http://www.anandtech.com/show/10575/intel-announces-knights-mill-a-xeon-phi-for-deep-learning>), Anandtech (17 августа 2016). Архивировано (<https://web.archive.org/web/20160818173034/http://www.anandtech.com/show/10575/intel-announces-knights-mill-a-xeon-phi-for-deep-learning>) 18 августа 2016 года. Дата обращения: 17 августа 2016.
41. Intel Lists Knights Mill Xeon Phi on ARK: Up to 72 cores at 320W with QFMA and VNNI (<https://www.anandtech.com/show/12172/intel-lists-knights-mill-xeon-phi-on-ark-up-to-72-cores-at-320w-with-qfma-and-vnni>), Anandtech (19 декабря 2017). Архивировано (<https://web.archive.org/web/20171222053312/http://www.anandtech.com/show/12172/intel-lists-knights-mill-xeon-phi-on-ark-up-to-72-cores-at-320w-with-qfma-and-vnni>) 22 декабря 2017 года. Дата обращения: 19 декабря 2017.
42. *Radek*. Chip Shot: Intel Names the Technology to Revolutionize the Future of HPC - Intel® Xeon® Phi™ Product Family ([http://newsroom.intel.com/community/intel\\_newsroom/blog/2012/06/18/intel-names-the-technology-to-revolutionize-the-future-of-hpc--in-tel-xeon-phi-product-family](http://newsroom.intel.com/community/intel_newsroom/blog/2012/06/18/intel-names-the-technology-to-revolutionize-the-future-of-hpc--in-tel-xeon-phi-product-family)), Intel (18 июня 2012). Архивировано ([https://web.archive.org/web/20120621022034/http://newsroom.intel.com/community/intel\\_newsroom/blog/2012/06/18/intel-names-the-technology-to-revolutionize-the-future-of-hpc--in-tel-xeon-phi-product-family](https://web.archive.org/web/20120621022034/http://newsroom.intel.com/community/intel_newsroom/blog/2012/06/18/intel-names-the-technology-to-revolutionize-the-future-of-hpc--in-tel-xeon-phi-product-family)) 21 июня 2012 года. Дата обращения: 12 декабря 2012.
43. *Raj Hazra*. Intel® Xeon® Phi™ coprocessors accelerate the pace of discovery and innovation (<http://blogs.intel.com/technology/2012/06/intel-xeon-phi-coprocessors-accelerate-discovery-and-innovation/>), Intel (18 июня 2012). Архивировано (<https://web.archive.org/web/20121029094415/http://blogs.intel.com/technology/2012/06/intel-xeon-phi-coprocessors-accelerate-discovery-and-innovation/>) 29 октября 2012 года. Дата обращения: 12 декабря 2012.
44. *Rick Merritt*. Cray will use Intel MIC, branded Xeon Phi (<http://www.eetimes.com/electronics-news/4375500/Cray-will-use-Intel-MIC--branded-Xeon-Phi>), EETimes (18 июня 2012). Архивировано (<https://web.archive.org/web/2012102622072940/http://www.eetimes.com/electronics-news/4375500/Cray-will-use-Intel-MIC--branded-Xeon-Phi>) 22 июня 2012 года. Дата обращения: 12 декабря 2012.
45. *Terrence O'Brien*. Intel christens its 'Many Integrated Core' products Xeon Phi, eyes exascale milestone (<https://www.engadget.com/2012/06/18/intel-christens-its-mic-products-xeon-phi/>), Engadget (18 июня 2012). Архивировано (<https://web.archive.org/web/20121226190759/http://www.engadget.com/2012/06/18/intel-christens-its-mic-products-xeon-phi/>) 26 декабря 2012 года. Дата обращения: 12 декабря 2012.
46. *Jeffrey Burt*. Intel Wraps Xeon Phi Branding Around MIC Coprocessors (<http://www.eweek.com/c/a/IT-Infrastructure/Intel-Wraps-Xeon-Phi-Branding-Around-MIC-CoProcessors-655038/>), EWeek (18 июня 2012). Дата обращения: 12 декабря 2012.
47. *Johan De Gelas*. Intel's Xeon Phi in 10 Petaflops supercomputer (<http://www.anandtech.com/show/6265/intels-xeon-phi-in-10-petaflops-supercomputer>), AnandTech (11 сентября 2012). Архивировано (<https://web.archive.org/web/20121125234423/http://www.anandtech.com/show/6265/intels-xeon-phi-in-10-petaflops-supercomputer>) 25 ноября 2012 года. Дата обращения: 12 декабря 2012.
48. New Book Offers Insight into Coding for Intel Xeon Phi (<http://insidehpc.com/2013/03/29/new-book-offers-insight-into-coding-for-intel-xeon-phi/>) Архивная копия (<https://web.archive.org/web/20130415124044/http://insidehpc.com/2013/03/29/new-book-offers-insight-into-coding-for-intel-xeon-phi/>) от 15 апреля 2013 на Wayback Machine // InsideHPC, 29.03.2013: «...the Stampede supercomputer at the Texas Advanced Computing Center in Austin. Stampede is currently ranked number seven on TOP500, with over 6400 Intel Xeon Phi coprocessors.»
49. *IntelPR*. Intel Delivers New Architecture for Discovery with Intel® Xeon Phi™ Coprocessors ([http://newsroom.intel.com/community/intel\\_newsroom/blog/2012/11/12/intel-delivers-new-architecture-for-discovery-with-intel-xeon-phi-coprocessors](http://newsroom.intel.com/community/intel_newsroom/blog/2012/11/12/intel-delivers-new-architecture-for-discovery-with-intel-xeon-phi-coprocessors)), Intel (12 ноября 2012). Архивировано ([https://web.archive.org/web/20121130163308/http://newsroom.intel.com/community/intel\\_newsroom/blog/2012/11/12/intel-delivers-new-architecture-for-discovery-with-intel-xeon-phi-coprocessors](https://web.archive.org/web/20121130163308/http://newsroom.intel.com/community/intel_newsroom/blog/2012/11/12/intel-delivers-new-architecture-for-discovery-with-intel-xeon-phi-coprocessors)) 30 ноября 2012 года. Дата обращения: 12 декабря 2012.
50. *Agam Shah*. Intel ships 60-core Xeon Phi processor ([http://www.computerworld.com/s/article/9233498/Intel\\_ships\\_60\\_core\\_Xeon\\_Phi\\_processor](http://www.computerworld.com/s/article/9233498/Intel_ships_60_core_Xeon_Phi_processor)), Computerworld (12 ноября 2012). Архивировано ([https://web.archive.org/web/20130312145710/http://www.computerworld.com/s/article/9233498/Intel\\_ships\\_60\\_core\\_Xeon\\_Phi\\_processor](https://web.archive.org/web/20130312145710/http://www.computerworld.com/s/article/9233498/Intel_ships_60_core_Xeon_Phi_processor)) 12 марта 2013 года. Дата обращения: 12 декабря 2012.
51. *Johan De Gelas*. The Xeon Phi at work at TACC (<http://www.anandtech.com/show/6451/the-xeon-phi-at-work-at-tacc>), AnandTech (14 ноября 2012). Архивировано (<https://web.archive.org/web/2012121212062852/http://www.anandtech.com/show/6451/the-xeon-phi-at-work-at-tacc>) 12 декабря 2012 года. Дата обращения: 12 декабря 2012.
52. Intel Xeon Phi: карты Intel в суперкомпьютере TACC ([http://www.thg.ru/cpu/obzor\\_intel\\_xeon\\_phi/](http://www.thg.ru/cpu/obzor_intel_xeon_phi/)), THG (4 декабря 2012). Архивировано ([https://web.archive.org/web/20131213042443/http://www.thg.ru/cpu/obzor\\_intel\\_xeon\\_phi/](https://web.archive.org/web/20131213042443/http://www.thg.ru/cpu/obzor_intel_xeon_phi/)) 13 декабря 2013 года. Дата обращения: 13 декабря 2013.
53. *Nikhil Rao*. Intel® MIC x100 Coprocessor Driver - on the Frontiers of Linux & HPC (<https://web.archive.org/web/20131229071823/http://events.linuxfoundation.org/sites/events/files/slides/LinuxConMicDriver.pdf>) (англ.). LinuxCon 2013. Дата обращения: 25 декабря 2013. Архивировано из оригинала (<http://events.linuxfoundation.org/sites/events/files/slides/LinuxConMicDriver.pdf>) 29 декабря 2013 года.

54. Rick Merritt (20 June 2011), *OEMs show systems with Intel MIC chips* (<http://www.eetimes.com/electronics-news/4217092/OEMs-show-systems-with-Intel-MIC-chips>), EE Times, <<http://www.eetimes.com/electronics-news/4217092/OEMs-show-systems-with-Intel-MIC-chips>> Источник (<https://web.archive.org/web/20121005070420/http://www.eetimes.com/electronics-news/4217092/OEMs-show-systems-with-Intel-MIC-chips>). Дата обращения: 22 июня 2012. Архивировано 5 октября 2012 года.
55. *News Fact Sheet: Intel Many Integrated Core (Intel MIC) Architecture ISC'11 Demos and Performance Description* ([http://newsroom.intel.com/servlet/JiveServlet/download/2152-4-5220/ISC\\_Intel\\_MIC\\_factsheet.pdf](http://newsroom.intel.com/servlet/JiveServlet/download/2152-4-5220/ISC_Intel_MIC_factsheet.pdf)), Intel, 20 June 2011, <[http://newsroom.intel.com/servlet/JiveServlet/download/2152-4-5220/ISC\\_Intel\\_MIC\\_factsheet.pdf](http://newsroom.intel.com/servlet/JiveServlet/download/2152-4-5220/ISC_Intel_MIC_factsheet.pdf)>. Проверено 22 июня 2012. Источник ([https://web.archive.org/web/20120324101552/http://newsroom.intel.com/servlet/JiveServlet/download/2152-4-5220/ISC\\_Intel\\_MIC\\_factsheet.pdf](https://web.archive.org/web/20120324101552/http://newsroom.intel.com/servlet/JiveServlet/download/2152-4-5220/ISC_Intel_MIC_factsheet.pdf)). Дата обращения: 22 июня 2012. Архивировано 24 марта 2012 года.
56. Tesla vs. Xeon Phi vs. Radeon. A Compiler Writer’s Perspective ([https://cug.org/proceedings/cug2013\\_proceedings/includes/files/pap199.pdf](https://cug.org/proceedings/cug2013_proceedings/includes/files/pap199.pdf)) Архивная копия ([https://web.archive.org/web/20131226210426/https://cug.org/proceedings/cug2013\\_proceedings/includes/files/pap199.pdf](https://web.archive.org/web/20131226210426/https://cug.org/proceedings/cug2013_proceedings/includes/files/pap199.pdf)) от 26 декабря 2013 на Wayback Machine // The Portland Group (PGI), CUG 2013 Proceedings
57. Описание набора команд Intel MIC (<http://software.intel.com/en-us/forums/showthread.php?t=105443>). Дата обращения: 22 июня 2012. Архивировано (<https://web.archive.org/web/20120620064826/http://software.intel.com/en-us/forums/showthread.php?t=105443>) 20 июня 2012 года.
58. Сопроцессоры Intel Xeon Phi представлены официально (<http://www.ixbt.com/news/hard/index.shtml?16/28/62>) Архивировано (<https://web.archive.org/web/20170419032307/http://www.ixbt.com/news/hard/index.shtml?16%2F28%2F62>) 19 апреля 2017 года. // IXBT
59. *Jon Stokes*. Intel takes wraps off 50-core supercomputing processor plans (<https://arstechnica.com/business/news/2011/06/intel-takes-wraps-off-of-50-core-supercomputing-coprocessor-plans.ars>). Ars Technica (20 июня 2011). Архивировано (<https://www.webcitation.org/6AyMDeNPv?url=http://arstechnica.com/business/2011/06/intel-takes-wraps-off-of-50-core-supercomputing-coprocessor-plans/>) 26 сентября 2012 года.

## Ссылки

- Support for Xeon Phi (<https://www.intel.com/content/www/us/en/support/products/75557/processors/intel-xeon-phi-processors.html>), Intel (англ.)
- Many Integrated Core (MIC) Architecture (<https://www.intel.com/content/www/us/en/architecture-and-technology/many-integrated-core/intel-many-integrated-core-architecture.html>) — на официальном сайте компании Intel. (англ.)
- Hazra, Raj (18 June 2012), *Intel® Xeon® Phi™ coprocessors accelerate the pace of discovery and innovation* (<http://blogs.intel.com/technology/2012/06/intel-xeon-phi-coprocessors-accelerate-discovery-and-innovation/>), <<http://blogs.intel.com/technology/2012/06/intel-xeon-phi-coprocessors-accelerate-discovery-and-innovation/>>
- THE END OF XEON PHI — IT’S XEON AND MAYBE GPU FROM HERE (<https://www.nextplatform.com/2018/07/27/end-of-the-line-for-xeon-phi-its-all-xeon-from-here/>), 2018-07-27 (англ.)
- Intel Xeon Phi: карты Intel в суперкомпьютере TACC ([http://www.thg.ru/cpu/obzor\\_intel\\_xeon\\_phi/index.html](http://www.thg.ru/cpu/obzor_intel_xeon_phi/index.html)) // THG, 2012-12-04
- Intel раскрывает детали о будущих Xeon Phi: не сопроцессоры, а CPU (<https://3dnews.ru/780304/>) // , 2013
- Intel представила сопроцессоры нового поколения Xeon Phi Knights Landing (<https://3dnews.ru/822711/>) // , 2014
- Архитектура Intel Xeon Phi ([http://edu.mmcs.sfsu.edu/pluginfile.php/16103/mod\\_resource/content/1/12%20Xeon%20Phi.pdf](http://edu.mmcs.sfsu.edu/pluginfile.php/16103/mod_resource/content/1/12%20Xeon%20Phi.pdf)), англ ([http://edu.mmcs.sfsu.edu/pluginfile.php/21126/mod\\_resource/content/0/intel-xeon-phi-core-micro-architecture.pdf](http://edu.mmcs.sfsu.edu/pluginfile.php/21126/mod_resource/content/0/intel-xeon-phi-core-micro-architecture.pdf)) — Учебные курсы мехмата ЮФУ
- Новая стратегия: Intel отказывается от производства Knights Hill по 10-нм техпроцессу (<https://www.hardwareluxx.ru/index.php/news/hardware/prozessoren/43508-knights-hill-is-no-longer-in-10-nm.html>) // hardwareluxx.ru, 2017

Источник — [https://ru.wikipedia.org/w/index.php?title=Xeon\\_Phi&oldid=133176210](https://ru.wikipedia.org/w/index.php?title=Xeon_Phi&oldid=133176210)

Эта страница в последний раз была отредактирована 21 сентября 2023 в 18:27.

Текст доступен по лицензии Creative Commons «С указанием авторства — С сохранением условий» (CC BY-SA); в отдельных случаях могут действовать дополнительные условия. Wikipedia® — зарегистрированный товарный знак некоммерческой организации Фонд Викимедиа (Wikimedia Foundation, Inc.)