

ВИКИПЕДИЯ

OpenRISC

Материал из Википедии — свободной энциклопедии

OpenRISC — открытый микропроцессор архитектуры RISC с открытым исходным кодом на языке описания аппаратного обеспечения Verilog. Проект создан сообществом OpenCores и распространяется по лицензии GNU LGPL. OpenRISC воплощён аппаратно и успешно производится в виде интегральных микросхем и ПЛИС.

Единственная версия архитектуры, OpenRISC 1000 (or1k), описывает семейство 32- и 64-битных процессоров с опциональными расширениями: поддержкой вычислений над числами с плавающей запятой и поддержкой векторных операций.^[1]

Команда разработчиков OpenCores опубликовало первую реализацию, OpenRISC 1200, написанную на языке Verilog. Аппаратная часть проекта имеет лицензию LGPL, модели и прошивки - GPL. Реализация системы-на-кристалле с OpenRISC 1200 называется ORPSoC (*OpenRISC Reference Platform System-on-Chip*). Работоспособность ORPSoC и других вариантов OR1200 была продемонстрирована на FPGA.^{[2][3]}

На OpenRISC портирован набор инструментов для разработки GNU toolchain, поддерживающий несколько языков программирования, также Linux и µClinux.

	OpenRISC
Разработчик	<u>OpenCores</u>
Разрядность	32, 64
Архитектура	RISC
Кодирование СК	фиксированная (32 бита)
Открытая?	Да, LGPL
	Регистры
Всего	16 или 32 GPR

OpenRISC поддерживается ядром linux начиная с версии 3.1.

Содержание

Система команд

Реализации

Коммерческие варианты

Научные и некоммерческие применения

Средства разработки

Операционные системы

Linux

ОСРВ

QEMU

См. также

Примечания

Ссылки

Система команд

Набор инструкций (ORBIS32) представляет собой простой вариант RISC, схожий с MIPS, и использует трехоперандные команды фиксированной длины (32 бита). Работа с памятью возможна только с помощью операций load и store. Доступно 16 или 32 регистров общего назначения. 64-битная и 32-битная версии инструкций во многом схожи, основными различиями являются: увеличение размера регистров до 64 бит и изменение формата таблицы страниц.

Спецификации OpenRISC включают также современные возможности: режим супервизора, виртуальную память, возможность установки прав чтение/изменение/исполнение на каждую страницу памяти, атомарные инструкции, обработку межпроцессорных исключений.

ORFP32X — расширение для работы с числами с плавающей запятой (IEEE-754)

По состоянию на октябрь 2011 года имеются некоторые неоднозначности в спецификации 64-битного режима.

Опционально может реализовываться поддержка SIMD операций.

Реализации

Чаще всего реализуется на FPGA (рекомендуется ПЛИС, содержащая более 40 тыс. 4-LUT).

Участники проекта OpenCores собирались выпустить совместимую с OpenRISC 1000 заказную микросхему (ASIC) для получения большей производительности.^[4] В 2011 году был начат сбор денег.^[5]

Коммерческие варианты

ORSoC предлагает варианты ORC32-1208, Beyond Semiconductor — BA12, BA14, BA22.

Flextronics International и Jennic Limited использовали OpenRISC ядро как часть собственных ASIC. Samsung использует OpenRISC 1000 в системах-на-кристалле для DTV (SDP83 B-Series, SDP92 C-Series, SDP1001/SDP1002 D-Series, SDP1103/SDP1106 E-Series).^[6]

Allwinner Technology использовал OpenRISC в контроллере AR100, который является частью СнК А31 (основной процессор в системе — ARM).^[7]

Компания Cadence Design Systems использует OpenRISC в качестве референсной архитектуры в документации (например, для *UVM reference flow*).^[8]

Экспериментальный компьютер наноспутника TechEdSat, созданный в NASA с использованием OpenRISC, в июле 2012 года был запущен на МКС.^{[9][10]}

Научные и некоммерческие применения

Technical University Munich использует OpenRISC в исследованиях многоядерных систем (руководитель - Stefan Wallentowitz (<https://web.archive.org/web/20130413065707/http://www.w.lis.ei.tum.de/?id=wallentowitz>)).^[11]

В 2013 году был представлен проект jo1k - эмулятор OpenRISC 1000, написанный на JavaScript, способный запускать Linux и X Window System либо Wayland.^[12]

Средства разработки

Поддерживается GCC для C и C++, библиотекой libc выступает newlib или uClibc. Компания Dynalith предоставляет OpenIDEA, среду разработки. В 2012 году был начат проект по портированию LLVM для OpenRISC 1000.^[13]

Проект OR1K предоставляет симулятор or1ksim. Основная реализация, OR1200, может использоваться как RTL модель. Существует SystemC модель ORPSoC с потактовой точностью.

Высокоскоростная модель OpenRISC 1200 продается в виде Open Virtual Platforms от компании Imperas.

Операционные системы

Linux

Ядро Linux начиная с версии 3.1.^[14] (32-битные процессоры OpenRISC 1000 - or1k).^[15]

ОСРВ

RTEMS, FreeRTOS, eCos.

QEMU

QEMU поддерживает архитектуру с версии 1.2 ^[16].

См. также

- [LEON](#)
- [OpenSPARC](#)
- [RISC-V](#)
- [S1 Core](#)
- [Mico32](#)

Примечания

1. Damjan Lampret et al., "OpenRISC 1000 Architecture Manual", Rev 1.3, 15 Nov 2007. Текст (http://opencores.org/svnget,or1k?file=/trunk/docs/openrisc_arch.pdf) Архивная копия (https://web.archive.org/web/20161218200034/http://opencores.org/svnget,or1k?file=%2Ftrunk%2Fdocs%2Fopenrisc_arch.pdf) от 18 декабря 2016 на [Wayback Machine](#)
2. Patrick Pelgrims, Tom Tierens and Dries Driessens, "Basic Custom OpenRISC System Hardware Tutorial: Embedded system design based upon Soft- and Hardcore FPGA's", De Nayer Instituut, Hogeschool voor Wetenschap & Kunst, 2004. Available online [アーカイブされたコピー](#) (<https://web.archive.org/web/20061127055325/http://emsys.denayer.wenk.be/empro/openrisc-HW-tutorial-Xilinx.pdf>) . Дата обращения: 3 марта 2009. Архивировано из оригинала (<http://emsys.denayer.wenk.be/empro/openrisc-HW-tutorial-Xilinx.pdf>) 27 ноября 2006 года.
3. Xiang Li and Lin Zuo, "Open source embedded platform based on OpenRISC and DE2-70", Masters dissertation, SoC program, KTH, Sweden. Available online [1] (http://www.olivercamel.com/post/master_thesis.html) Архивная копия (https://web.archive.org/web/20111006172138/http://www.olivercamel.com/post/master_thesis.html) от 6 октября 2011 на [Wayback Machine](#)
4. OpenCores - Call for OpenRISC ASIC donations (<http://opencores.org/donation>) Архивировано (<https://web.archive.org/web/20110501111002/http://opencores.org/donation>) 1 мая 2011 года.
5. OpenCores donation FAQ (<https://web.archive.org/web/20120426040744/http://opencores.org/donation,faq>). Дата обращения: 20 октября 2013. Архивировано из оригинала (<http://opencores.org/donation,faq>) 26 апреля 2012 года.
6. Samsung Open Source Release Center (<http://opensource.samsung.com/>) Архивная копия (<https://web.archive.org/web/20130924152356/http://opensource.samsung.com/>) от 24 сентября 2013 на [Wayback Machine](#), follow the links → TV & VIDEO → TV → DTV → ETC → OR1200.zip
7. Linux-sunxi project community wiki page on the AR100 controller (<http://linux-sunxi.org/AR100>) Архивная копия (<https://web.archive.org/web/20210428102720/http://linux-sunxi.org/AR100>) от 28 апреля 2021 на [Wayback Machine](#). Retrieved on 20 July 2013.
8. UVM Reference Flow (<http://www.uvmworld.org/uvm-reference-flow.php>) Архивная копия (<https://web.archive.org/web/20111126230020/http://www.uvmworld.org/uvm-reference-flow.php>) от 26 ноября 2011 на [Wayback Machine](#), Accellera website (undated).
9. Post to the openrisc mailing lists at lists.opencores.org and lists.openrisc.net on 8 April 2012 by Fredrick Bruhn, CEO of AAC Microtec
10. Press release 11 October 2012, AAC Microtec AB.
11. Multicore Architecture and Programming Model Co-Optimization (MAPCO) (https://www.lis.ei.tu.m.de/fileadmin/w00bdv/.../ACACES2010_Poster.pdf) (недоступная ссылка), Stefan Wallentowitz, Thomas Wild and Andreas Herkersdorf. Research poster at the Sixth International Summer School on Advanced Computer Architecture and Compilation for High-Performance and Embedded Systems (ACACES), Terrassa (Barcelona), Spain, 11–17 July 2010.

12. [OpenRISC Emulator In JavaScript Can Run Wayland \(http://www.phoronix.com/scan.php?page=news_item&px=MTQ4NDI\)](http://www.phoronix.com/scan.php?page=news_item&px=MTQ4NDI). Дата обращения: 20 октября 2013. Архивировано (https://web.archive.org/web/20131019164817/http://www.phoronix.com/scan.php?page=news_item&px=MTQ4NDI) 19 октября 2013 года.
13. [project wiki page \(http://opencores.org/or1k/LLVM\)](http://opencores.org/or1k/LLVM) Архивировано (<https://web.archive.org/web/20131014052344/http://opencores.org/or1k/LLVM>) 14 октября 2013 года.
14. [git.kernel.org - linux/kernel/git/torvalds/linux-2.6.git/tree - arch/openrisc/ \(http://git.kernel.org/?p=linux/kernel/git/torvalds/linux-2.6.git;a=tree;f=arch/openrisc;hb=HEAD\)](http://git.kernel.org/?p=linux/kernel/git/torvalds/linux-2.6.git/tree-arch/openrisc/). git.kernel.org. Дата обращения: 17 октября 2011. (недоступная ссылка)
15. [Linux 3.1 \(http://kernelnewbies.org/Linux_3.1#head-37c60fa1253db74ce7d224718a71f5836bd5be09\)](http://kernelnewbies.org/Linux_3.1#head-37c60fa1253db74ce7d224718a71f5836bd5be09). Kernel Newbies. Дата обращения: 17 октября 2011. Архивировано (https://web.archive.org/web/20111018221658/http://kernelnewbies.org/Linux_3.1#head-37c60fa1253db74ce7d224718a71f5836bd5be09) 18 октября 2011 года.
16. [QEMU Changelog 1.2 \(http://wiki.qemu.org/ChangeLog/1.2\)](http://wiki.qemu.org/ChangeLog/1.2). Дата обращения: 20 октября 2013. Архивировано (<https://web.archive.org/web/20131021013409/http://wiki.qemu.org/ChangeLog/1.2>) 21 октября 2013 года.

Ссылки

- [OpenRISC 1200 \(https://web.archive.org/web/20070928162331/http://www.opencores.org/projects.cgi/web/or1k/openrisc_1200\)](https://web.archive.org/web/20070928162331/http://www.opencores.org/projects.cgi/web/or1k/openrisc_1200) на сайте сообщества [OpenCores \(https://web.archive.org/web/20110226000636/http://opencores.org/\)](https://web.archive.org/web/20110226000636/http://opencores.org/)
- [Руководство по GNU toolchain для OpenRISC \(https://web.archive.org/web/20080330225652/http://www.asisi.co.uk/openrisc/openrisc.html\)](https://web.archive.org/web/20080330225652/http://www.asisi.co.uk/openrisc/openrisc.html)
- [Beyond Semiconductor \(http://www.beyondsemi.com/\)](http://www.beyondsemi.com/) Архивная копия (<https://web.archive.org/web/20160917073610/http://www.beyondsemi.com/>) от 17 сентября 2016 на [Wayback Machine](#) коммерческая компания, бесфабричный производитель полупроводников основанная разработчиками OpenRISC.

Источник — <https://ru.wikipedia.org/w/index.php?title=OpenRISC&oldid=120667206>

Эта страница в последний раз была отредактирована 15 марта 2022 в 17:22.

Текст доступен по лицензии Creative Commons «С указанием авторства — С сохранением условий» (CC BY-SA); в отдельных случаях могут действовать дополнительные условия.

Wikipedia® — зарегистрированный товарный знак некоммерческой организации Фонд Викимедиа (Wikimedia Foundation, Inc.)